

特開平10-307749

(43)公開日 平成10年(1998)11月17日

(51)Int. Cl.⁶
G 0 6 F 12/02識別記号
5 1 0FI
G 0 6 F 12/02 5 1 0 A

審査請求 未請求 請求項の数 2

OL

(全6頁)

(21)出願番号 特願平9-113746

(22)出願日 平成9年(1997)5月1日

(71)出願人 390022792

いわき電子株式会社
東京都港区新橋5丁目36番11号(72)発明者 江尻 直繁
東京都港区新橋5丁目36番11号 いわき電
子株式会社内(72)発明者 坂田 重道
東京都港区新橋5丁目36番11号 いわき電
子株式会社内

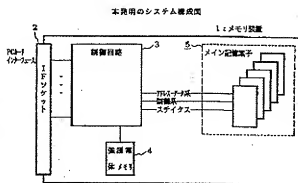
(74)代理人 弁理士 岡田 守弘

(54)【発明の名称】メモリ装置

(57)【要約】

【課題】 本発明は、メイン記憶素子をアクセスする管理情報をメモリ上に記憶して当該管理情報を参照してメイン記憶素子をアクセスするメモリ装置に関し、電池なしでも読み書きでき書換え回数が非常に大きい強誘電体メモリに管理情報を記憶し、しかもメイン記憶素子の管理情報に変更があったときにのみ強誘電体メモリ上の管理情報を更新し、電源投入時あるいはリセット時に従来のフラッシュメモリの全領域をリードして管理情報を作成する処理時間を不要とし、簡単な構成かつ制御でしかも繰り返し書換え回数の制限なしに迅速にアクセスできるメモリ装置を実現することを目的とする。

【解決手段】 データを読み書きする、不揮発性のメイン記憶素子と、このメイン記憶素子に読み書きするデータの管理情報を格納する、読み書き可能で不揮発性の強誘電体メモリと、データの読み書き要求に対応して、強誘電体メモリ中の管理情報を参照してメイン記憶素子をアクセスする制御回路とを備えるように構成する。



【特許請求の範囲】

【請求項1】メイン記憶素子をアクセスする管理情報をメモリ上に記憶して当該管理情報を参照してメイン記憶素子をアクセスするメモリ装置において、

データを読み書きする、不揮発性のメイン記憶素子と、このメイン記憶素子に読み書きするデータの管理情報を格納する、読み書き可能で不揮発性の強誘電体メモリと、

データの読み書き要求に対応して、上記強誘電体メモリ中の管理情報を参照して上記メイン記憶素子をアクセスする制御回路とを備えたことを特徴とするメモリ装置。

【請求項2】電源投入時あるいはリセット時に上記制御回路が上記強誘電体メモリ中の管理情報を読み出して異常のときに上記メイン記憶素子の全領域をリードしてデータの管理情報を作成して強誘電体メモリに書き込むように構成したことを特徴とする請求項1記載のメモリ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メイン記憶素子をアクセスする管理情報をメモリ上に記憶して当該管理情報を参照してメイン記憶素子をアクセスするメモリ装置に関するものである。

【0002】

【従来の技術】従来、メモ리카ードなどのカード型のメモリ装置は、図3の(a)に示す構成からなり、フラッシュメモリ25をアクセスするに先立ち、当該フラッシュメモリ25の全領域をリードして管理情報(FAT)などといわれる管理情報を作成し、RAM24上に格納するという初期化を行った後、当該RAM上の管理情報(FAT)を参照して容量の大きいフラッシュメモリ25をアクセスするようにしていた。以下図3をもとに従来技術进行説明する。

【0003】図3は、従来技術の説明図を示す。図3の(a)は、システム構成図を示す。図3の(a)において、制御回路23は、RAM24上に初期化時に作成した管理情報を参照してフラッシュメモリ25をアクセスなどするものである。

【0004】RAM24は、DRAMやSRAMなどの読み書き可能なメモリであって、初期化時にフラッシュメモリ25の全領域をリードしてデータをアクセスする管理情報を作成して格納するものである。

【0005】フラッシュメモリ25は、データを記憶する大容量の読み書き可能で電源を切断してもデータを保持するメモリである。ソケット26は、外部の図示外のパーソナルコンピュータなどのコネクタに接続するためのものである。

【0006】次に、図3の(b)のフローチャートに示す順序に従い、図3の(a)の構成の動作を説明する。図3の(b)において、S21は、電源投入、リセット

実行する。これは、図3の(a)のソケット26を図示外のパーソナルコンピュータのコネクタなどに挿入して接続し、電源を投入されたときにリセットを実行する。尚、リセットには上述のように電源投入時のリセット(パワーオンリセット)による初期化処理の他に、電源を切断せずに実行するリセット時の初期化処理も含まれる。

【0007】S22は、フラッシュメモリ25の全領域をリードする。S23は、RAMに管理情報を書き込む。これらS22、S23は、初期化時にフラッシュメモリ25の全領域をリードしてデータをアクセスするための管理情報(いわゆるFATといわれる管理情報)を作成し、RAM24に書き込み、当該RAM24上の管理情報を参照してフラッシュメモリ25上の所望のデータをアクセスできるようにする。

【0008】S24は、管理情報作成完了する。S25は、アクセス要求を受け付ける。S26は、RAMを見てフラッシュメモリをアクセスする。これは、S22ないしS24で作成してRAM24に格納した管理情報(いわゆるFAT)を参照してフラッシュメモリ25上の所望のデータをアクセスする。

【0009】S27は、RAM更新する。これは、S26のアクセスにより、フラッシュメモリ25上に新たなデータを書き込んだりなどしたときにRAM上の管理情報(FAT)を更新する。

【0010】以上によって、電源投入時などにフラッシュメモリ25の全領域をリードして管理情報(FAT)を作成し、これをRAM24上に格納し、以降のアクセス時にRAM24上の管理情報(FAT)を参照してフラッシュメモリ25上の所望のデータを迅速にアクセスすることが可能となる。

【0011】

【発明が解決しようとする課題】上述したように、従来は、電源投入したときのリセット時の初期化処理および電源を切断せずに実行するリセット時の初期化処理のときに、フラッシュメモリ25の全領域をリードして管理情報(FAT)を作成してRAM24に格納した後、RAM24上の管理情報(FAT)を参照してフラッシュメモリ25をアクセスしていたため、フラッシュメモリ24の記憶容量が小さいうちは初期化時にフラッシュメモリ25の全領域をリードして管理情報を作成してRAM24に格納してもそれほど時間がかからず、問題はなかった。

【0012】しかし、フラッシュメモリ25の容量が次第に大きくなるに従い、初期化時にフラッシュメモリ25の全領域をリードして管理情報を作成する時間が長くなり、電源投入からアクセスできるまでの時間が大きくなってしまい、実用上の使い勝手が非常に悪くなってしまいうような問題が発生した。

【0013】また、電池でRAM24上の管理情報(F

A T)を保持したのでは、電池のスペースが必要となり、小型でかつ薄くするというカード型のメモリ装置に合わないと共に、小容量の電池では長時間のRAM24上の管理情報を保持できなく実用的ではないという問題があった。

【0014】また、RAM24の代わりにはEEPROMなどの不揮発性のメモリを使ったのでは、その書き込み回数が 10^5 ないし 10^6 回の使用にしかたえられず、頻繁に書換えを行う必要のある管理情報(FAT)では不向きであり、そのために特定セルに書換えが集中しないように均等化した書き込みを行うための煩雑な書き込み制御を行うという余分な制御が必要となり、構成が複雑となってしまうという問題があった。

【0015】本発明は、これらの問題を解決するため、電池なしでも読み書きでき書換え回数が非常に大きい強誘電体メモリに管理情報を記憶し、しかもメイン記憶素子の管理情報に変更があったときにのみ強誘電体メモリ上の管理情報を更新し、電源投入時あるいはリセット時に従来のフラッシュメモリの全領域をリードして管理情報を作成する処理時間を不要とし、簡単な構成かつ制御でしかも繰り返し書換え回数の制限なしに迅速にアクセスできるメモリ装置を実現することを目的としている。

【0016】

【課題を解決するための手段】図1を参照して課題を解決するための手段を説明する。図1において、制御回路3は、強誘電体メモリ4中の管理情報を参照してメイン記憶素子5をアクセスしたり、電源投入時やリセット時に強誘電体メモリ4中の管理情報を読み出して異常のときにメイン記憶素子5の全領域をリードしてデータの管理情報を作成して強誘電体メモリ4に書き込んだりなどするものである。

【0017】強誘電体メモリ4は、読み書き可能な書換え可能回数的大きい不揮発性のメモリである。メイン記憶素子5は、読み書き可能な不揮発性の大容量のメモリである。

【0018】次に、動作を説明する。データの読み書き要求に対応して、制御回路3が不揮発性の強誘電体メモリ4中の管理情報を参照してメイン記憶素子5をアクセスするようにしている。

【0019】この際、制御回路3は、電源投入時あるいはリセット時に強誘電体メモリ4中の管理情報を読み出して異常のときにメイン記憶素子5の全領域をリードしてデータの管理情報を作成して強誘電体メモリ4に書き込むようにしている。

【0020】従って、電池なしでも読み書きでき書換え回数が非常に大きい強誘電体メモリ4に管理情報を記憶し、しかもメイン記憶素子(フラッシュメモリなど)の管理情報に変更があったときにのみ強誘電体メモリ4を更新し、電源投入時あるいはリセット時に従来のメイン記憶素子(フラッシュメモリ)の全領域をリードして管

理情報を作成する処理時間を不要とし、簡単な構成かつ制御でしかも繰り返し書換え回数の制限なしに迅速にアクセスできるメモリ装置を実現することが可能となる。

【0021】

【発明の実施の形態】次に、図1および図2を用いて本発明の実施の形態および動作を順次詳細に説明する。

【0022】図1は、本発明のシステム構成図を示す。図1において、メモリ装置1は、多量のデータをメイン記憶素子、例えば不揮発性のフラッシュメモリに記憶させるものであって、I/Fソケット2、制御回路3、強誘電体メモリ4、およびメイン記憶素子5などから構成されるものである。

【0023】I/Fソケット2は、PC(パーソナルコンピュータ)カードインタフェースに接続するものであって、図示外のパーソナルコンピュータとの間でデータの授受を行うためのものである。また、データの授受の他に、各種制御信号(リード/ライトの信号など)および電源(例えば+5VDCなど)を供給する。

【0024】制御回路3は、I/Fソケット2を介して外部との間でデータの授受を行う回路、内部の各種制御を行うCPU、CPUを動作させるプログラムを格納するROMなどから構成されるものであって、後述する図2に示す制御を行うものである。

【0025】強誘電体メモリ4は、データを読み書き可能な不揮発性のメモリであって、例えば書換え回数が 10^{12} 回と極めて書換え可能回数の多いメモリであり、ここでは、メイン記憶素子5中のデータをアクセスするための管理情報を記憶するものである。この管理情報は、当初あるいは何らかの原因で破壊されたときに、メイン記憶装置5の全領域を参照してデータを読み書きするために作成した管理情報である。この管理情報は、メイン記憶素子5を書き換えたときに同様に更新する。管理情報としては、例えば公知のFAT(File Allocation Table)があり、これは、記憶素子全体のファイルをクラスタ(8セクタ)単位で管理し、クラスタの使用状況を記憶する管理情報である。

【0026】メイン記憶素子5は、読み書き可能な大容量の不揮発性のメモリであって、フラッシュメモリなどである。このメイン記憶素子5は、所定領域毎に区分し、いずれの区分にいずれのデータを書き込んだか、あるいは未書き込みかなどを管理情報として強誘電体メモリ4に格納して管理している。

【0027】次に、図2のフローチャートに示す順序に従い、図1の構成の動作を詳細に説明する。図2は、本発明の動作説明フローチャートを示す。

【0028】図2において、S1は、電源投入、リセット実行する。尚、リセットには電源投入時のリセット(パワーオンリセット)による初期化処理の他に、電源を切断せずに実行するリセット時の初期化処理も含まれる。

【0029】S2は、管理情報が正常か判別する。これは、S1で図1のメモリ装置1の電源投入してリセット実行した後、あるいは電源を切断せずにリセット実行した後、制御回路3が強誘電体メモリ4中の管理情報を読み出し、正常か判別する。正常の判別は、例えば強誘電体メモリ4から管理情報を読み出したときにエラー（ECCエラーなど）が発生したときに異常、発生しないときに正常と判別したり、特定のビットがオンのときに正常、それ以外の場合に異常と判定したりなどし、管理情報が正常か判別する。YESの場合には、強誘電体メモリ4中の管理情報が正常と判明したので、S5に進む。

一方、NOの場合には、強誘電体メモリ4中の管理情報が異常（以前に管理情報が書き込まれていなかった、あるいは何らかの原因で管理情報が破壊された（前回の更新中に電源断が発生して管理情報の更新途中であった））と判明したので、S3、S4で管理情報を作成してFeRAM（強誘電体メモリ4）に書き込む。

【0030】S3は、S2のNOで強誘電体メモリ4中の管理情報が異常と判明したので、フラッシュメモリ（メイン記憶素子5）の全領域をリードし、いずれの領域にいずれのデータが書き込まれているかの情報を収集して管理情報を作成する。

【0031】S4は、FeRAM（強誘電体メモリ4）に管理情報を書き込む。以上のS1ないしS4によって、図1のメモリ装置1の電源投入してリセット実行時あるいは電源を切断せずにリセット実行した時に、強誘電体メモリ4中の管理情報をチェックして異常のときにメイン記憶素子5の全領域をリードして管理情報を作成して強誘電体メモリ4に格納し、強誘電体メモリ4中の管理情報を正しいものであることを確認あるいは正しい管理情報を格納できたこととなる。

【0032】S6は、アクセス要求を受け付ける。これは、図1のメモリ装置1がIFソケット2に接続した外部のパーソナルコンピュータなどからのアクセス要求を受け付ける。

【0033】S7は、FeRAMを見てフラッシュメモリ（メイン記憶素子5）にアクセスする。これは、FeRAM（強誘電体メモリ4）中の管理情報を参照し、アクセス要求のあったデータの場所を見つけ、メイン記憶素子5にアクセスする（リードした場合にはリードしたデータにアクセス依頼元のIFソケットに接続したパーソナルコンピュータなどに送出する。ライトの場合にはライト要求のあったデータをメイン記憶素子5の該当する領域に書き込む）。

【0034】S8は、FeRAMを更新する。これは、S7でアクセスして管理情報に変更があった場合に、強誘電体メモリ4中の管理情報の更新を行い、最新のものにしておく。

【0035】以上によって、図1のメモリ装置1の電源

投入してリセット時に、あるいは電源を切断せずにリセット実行した時に、強誘電体メモリ4中の管理情報が正常のときは当該管理情報を参照してメイン記憶素子5の該当する領域にアクセスし、管理情報に変更があったときは強誘電体メモリ4中の管理情報を更新する（図2のS1、S2のYES、S5ないしS8）。一方、強誘電体メモリ4中の管理情報に異常があった場合には、メイン記憶素子5の全領域をリードして管理情報を作成して強誘電体メモリ4に格納した後、管理情報をもとにメイン記憶素子5にアクセスし、管理情報に変更があったときは強誘電体メモリ4中の管理情報を更新する（図2のS1、S2のNO、S3、S4、S5ないしS8）。これらにより、強誘電体メモリ4中に管理情報を格納してこれを参照してメイン記憶素子5にアクセスし、管理情報に変更されたときに強誘電体メモリ4中の管理情報を更新することにより、書換え可能回数が 10^{12} 程度と極めて多い強誘電体メモリ4中に管理情報を格納して頻繁に書き換えてメイン記憶素子5を高速アクセスすることが可能となる。これらの際に、強誘電体メモリ4の書換え可能回数が多いために、従来の不揮発性のEEPROMなどの書換え可能回数が少ない素子の場合には頻繁に同一箇所の管理情報が書き換えることがないように均等化という処理によって異なる箇所にデータを書き換えるという面倒な操作が必要となってしまいが、本発明ではこの面倒は均等化という操作が不要となり、制御が簡単となり構成も簡単となる。

【0036】

【発明の効果】以上説明したように、本発明によれば、電池なしでも読み書きでき書換え回数が非常に大きい強誘電体メモリ4に管理情報を記憶し、しかもメイン記憶素子（フラッシュメモリなど）の管理情報に変更があったときにはのみ強誘電体メモリ4上の管理情報を更新する構成を採用しているため、電源投入時あるいはリセット時に従来のメイン記憶素子（フラッシュメモリ）5の全領域をリードして管理情報を作成する処理時間を不要とし、簡単な構成かつ制御でしかも繰り返し書換え回数の制限なしに迅速にアクセスできるメモリ装置を実現できる。

【図面の簡単な説明】

【図1】本発明のシステム構成図である。

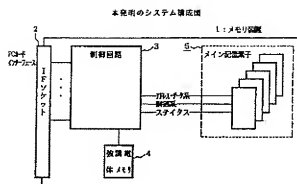
【図2】本発明の動作説明フローチャートである。

【図3】従来技術の説明図である。

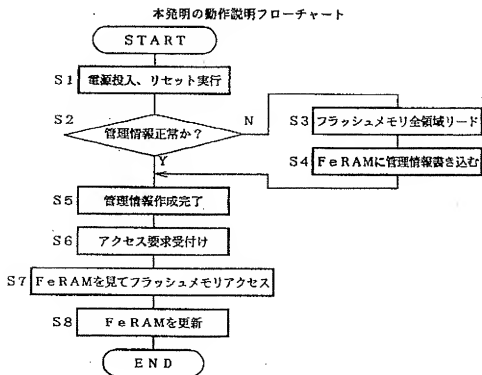
【符号の説明】

- 1：メモリ装置
- 2：IFソケット
- 3：制御回路
- 4：強誘電体メモリ
- 5：メイン記憶素子

【図1】



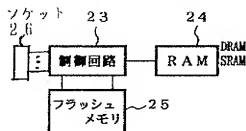
【図2】



【図3】

従来技術の説明図

(a) システム構成図



(b) フローチャート

